

# 多層プリント基板によるMMIC PWGパッケージの研究

ベガテクノロジー株式会社

## 1. PWG(Post wall Wave Guide)

マイクロ波周波数帯以上の伝送路としての代表例に導波管(Wave Guide)がある。これは戦前からのレーダ研究の一環として、高電力のマイクロ波を供給できる伝送路としては最適であった。しかし、金属で製造された導波管は重く、大きいために小型化は不可能であった。近年ではプラスチックで製造し、内部の表面に金属壁をコーティングしたものがあるが、軽量化はできるが大きさは同じである。その理由は導波管にはカットオフ周波数があり、伝送する周波数によりその口径が決定される。以下にその寸法を決定する算出式を図-1.1導波管のカットオフ周波数に示す。

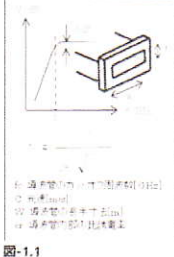


図-1.1 導波管のカットオフ周波数

図-1.1の式から導波管の内部が大气であれば、 $er=1$ となるが、例えば導波管の内部に誘電体を挿入した場合は、その比誘電率により導波管のカットオフ周波数は下がることになる。カットオフ周波数を大气の時のように戻すには導波管開口部の長さ寸法Wを短くすることになる。したがって、導波管を小型にするためにはWを小さくし、導波管の内部に誘電体を詰め込むと実現可能になるが、この導波管の製造過程は複雑になる。特に湾曲部分については隙間が生じて伝搬特性に影響が出る。また、導波管の厚み寸法tについては図-1.1の式により導波管のカットオフ周波数に無関係となっているが、導波管の挿入損失と伝送モードに変化しない範囲であれば、tを小さくした方が内部誘電体による伝搬損失を少なくすることが出来る。そこで、逆の発想として誘電体に導波管を作りこむ方法として、プリント基板にスルーホールを形成して導波管を製作する方法がよく知られており、MSL(Micro Strip Line)とPWGの変換方法も考案されている。

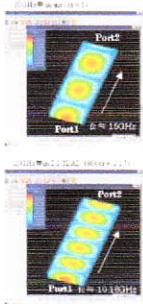


図-1.2 TE10モード導波管内部の電界パターン

現在考案されているPWGとMSLとの変換特性は周波数帯域が狭く、変換損失も大きいためにアイデアとしてよく特許出願として掲載されているが、実際の使用例はほとんど無いと考えられる。

実用化するためには帯域を広くし、挿入損失を低減することが必要になる。また、他の伝送路との変換効率も考慮しなければならない。

## 2. PWGによるMMICパッケージの構成

片面にアルミニウム板を貼り付けた3層プリント基板によるPWGの中をくり貫き、その中をパッケージとしてMMICを収納する。MMICはアミコンまたは金錫にて固着し、WB(Wire Bonding)にてMMICとパッケージ内部のMSL部を接続する。MMICの電源はRF信号入力に対して直角に2方向から供給する。この場合は $\pm Vdc$ を供給するものとしてモデル化したものである。図-2.1に示すように、パッケージ内部の信号経路を説明する。

準リ波信号はPort1から入力し、プリント基板によるPWGを通り、基板内のANT部で受信される。ANT部か

ら伸びたパターンは上下に誘電体を挟み、その外側に平面導体が広がっているため、SL(Strip Line)を形成することになる。ANTとSL間にあるパターンはMatching StubとしてANTとSLの整合を取っている。SLを通った後に上部がAir空間となりMSLが形成される。

SLとMSL間の段差補正のパターンはSLとMSL間の不連続性を補正するもので、SLとMSL間の整合を取っている。

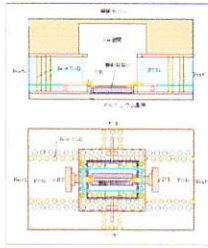


図-2.1 PWGによるパッケージ構造(模式図)

SL部とMMICはWBで接続される。幅の広いMSLの両端から幅の狭いMMICのMSLの両側2本のワイヤボンディングを行うことにより、パッケージのMSLとMMICのMSL間の整合が最適になる。

また、PWGとMMICパッケージ間にある、合計8個のスルーホールは通過帯域と、整合に効果があり、適切な位置関係により広帯域の整合を取ることが可能となった。

図-2.2はSimulation結果であり、 $-20dB$  Return Loss帯域は18GHzを超えている。また、Insertion LossもSimulation結果によると、2組の変換回路を経由してもかかわらず、わずか0.1dB程度となっている。

PWGを経由していることで、 $\approx 25GHz$ のCut Off周波数以下は導波管によるハイパスフィルタの特性が現れている。このことは一例としてMMICパッケージ内部のMSL部をLPFに置き換えると、低損失の広帯域BPF(Band Pass Filter)が形成できることになる。その場合はbias portは不要なので、更に特性の改善が見込める。バイパス回路のポートを大きくしているのはバイパスコンデンサの役割を兼ねた効果があり、今までは単板コンデンサを導電性接着剤(アミコン)又は金錫にて固着していたが、PWGを3層にすることで、bias portとGND間の誘電体(厚み0.3mm程度)でバイパスコンデンサが形成される。20GHz帯以上ではバイパス効果はさらに大きくなるので、従来の単板コンデンサは不要となる。本モデルではbias portの面積は小さいが、さらに大きくすることも可能である。



図-2.2 PWGパッケージのSパラメータ特性と電界分布

## 3. 不連続面の補正による整合方法

広帯域化の検討でまず着目したのは、PWG-ANT-SL-MSL-WB-半導体MSLの各部の信号経路でそれぞれの伝送路が異なり、各境界で発生する不連続部によるミスマッチング(不整合)が大きな問題であった。以下に整合対策を示す。

- ①PWG内部のANTについてはReturn Lossを考慮してPWGの壁面とANTの距離を最適な位置とした。
- ②ANTとSLについてはその間にtaperを付けてミスマッチングの低減を行った。
- ③SLとMSLの幅の違いはtaperにより不連続面の改善を行った。
- ④SLとMSLの変換は、SL部の上部を切取ることでMSLを形成し、切取る幅を調整することで整合をとった。
- ⑤MSLをパッケージ内部に突出させ、パッケージ内部のAir空間との整合をとり、且つWBの位置を確保した。
- ⑥WBはMSLと半導体MSLの最も外側にBondingを2本打ち、不連続面を軽減した。テフロン基板へのWBはテフロン材が柔らかいために十分な圧着力が弱いが、圧延

銅板を18 $\mu$ から35 $\mu$ へ厚くすることにより十分な圧着力を得ている。

①パッケージ内部のAir空間は共振器として動作する場合があるので、通過帯域から共振周波数を避けることが必要となる。小型化を重要視するために、共振周波数を高域に移動させるのが最良と云えるので、P板内のAir空間は出来るだけ幅を狭くして容積を少なくした。また、銅製のカバーのAir空間もマッチングが取れるように立ち上がり位置を4項の位置に合わせ、幅と高さを調整した。

③SL両側にPost Wall(GND)が合計8個あるが、これらはPWGとAirパッケージの仕切りとして動作している。しかし内側の4個については仕切りだけではなく、SLとの距離を適正に取ることで、広帯域性を保ちながら整合を取ることが出来るのである。

以上の対策の結果として図-2.1の様な構造となり、特性は図-2.2の結果となる。図-2.1の+V biasと-V biasラインがbias port1と2に接続されているが、これは本パッケージ内にMMICを搭載した場合に使用する電源ポートを想定している。

## 4. MMIC PWGパッケージの重接続による特性の変化

SimulationによるMMIC PWG Package 2個を隙間無く接続した時の特性の変化を図-3に示す。

単体のReturn Lossは35GHzと48GHz付近が少し劣化するが、重接続では35GHz $\sim$ 40GHz付近が改善する等、性能の変化は発生するが、個々のパッケージでReturn Lossと周波数帯域が十分取れていれば、接続による劣化は少ないことが分かる。また、特性結果から60GHz以上に帯域が広がる可能性も十分に考えられる。

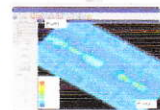


図-3 MMIC PWG Package 重接続のSパラメータ特性(隙間無し)と電界分布

## 5. 従来のモジュール接続方法とPWGパッケージによる接続方法の比較

従来のマイクロ波以上の部品は図-4.1に示すように、金属ケースにKコネクタまたはVコネクタを取りつけ、各々を同軸コネクタ及び同軸ケーブル、または同軸コネクタ(P/P)で接続するものであった。図-4.1はモジュールの配置は自由に行えるが、同軸コネクタと同軸ケーブルの挿入損失が大きくなり、モジュール間のReturn Lossや周波数特性が劣化する。

図-4.2は一つの金属ケース内部に、図-4.1の単体モジュール3個分のMMIC半導体チップをMMIC PWGパッケージに搭載するので、同軸コネクタ及び同軸ケーブルを使用しなくても良い。したがって、本パッケージを収納することにより、従来の高価な金型による金属製のモジュールは必要がなくなり、モジュールの総数も減少する。また、MMIC PWGパッケージ等の交換も容易となり、これらの部品を含めた総質量と製造コストは大幅に減少する。将来的には衛星用小型高周波部品にも応用が可能であり、マイクロ波帯からミリ波帯以上でも使用できる本パッケージを接続したRFブロックは高周波伝送路を備えた高周波モジュール部品としての新しい利用形態を提案するものである。



図-4.1 同軸コネクタ及び同軸ケーブルによる接続

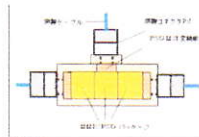


図-4.2 MICPWGパッケージによる接続(モジュール内部の拡大図)